

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-077348

(43)Date of publication of application : 10.05.1983

(51)Int.Cl.

H04L 1/06

(21)Application number : 56-176673

(71)Applicant : NEC CORP

(22)Date of filing : 02.11.1981

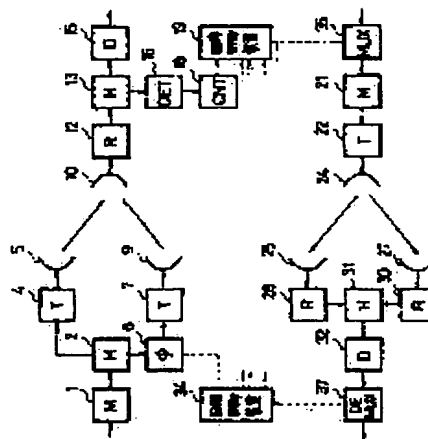
(72)Inventor : SEGUCHI HIROSHI

(54) TRANSMISSION SPACE DIVERSITY CONTROLLING SYSTEM

(57)Abstract:

PURPOSE: To simply and economically transmit control signals, by transmitting a transmission diversity control signal through the use of a vacant bit in a main signal transmission frame of a digital radio transmission system.

CONSTITUTION: An output of a modulator 1 is divided into two at a 2-branching circuit; one is transmitted from a transmission antenna 5 via a transmitter 4 and the other is transmitted from a transmission antenna 9 via a transmitter 7 after phase control at an infinite phase shifter 6. After those signals are amplified at a receiver 12, they are divided into two at a 2-branching circuit 13; one is applied to a demodulator 15 and the other is applied to a phase difference or amplitude distortion detecting circuit 16, and an SD control signal for the phase shifter 6 is generated at an SD (space diversity) control circuit 18. This SD control signal is applied to a time division multiple write circuit 35 via a line controller and written in a specified vacant bit located in the main signal transmission frame. The SD signal transmitted via a modulator 21, a transmitter 22, and a transmission antenna 24 is read out at a time division multiple readout circuit 37 and applied to the phase shifter 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

⑩ 特許出願公開
昭58-77348

⑩ Int. Cl.³
H 04 L 1/06

識別記号

庁内整理番号
7251-5K

⑩ 公開 昭和58年(1983)5月10日

発明の数 1
審査請求 未請求

(全 3 頁)

⑩ 送信スペースダイバーシティ制御方式

東京都港区芝五丁目33番1号日

本電気株式会社内

⑩ 特 願 昭56-176673

⑩ 出 願 人 日本電気株式会社

⑩ 出 願 昭56(1981)11月2日

東京都港区芝5丁目33番1号

⑩ 発 明 者 瀬口宏

⑩ 代 理 人 弁理士 井出直孝

明 細 書

1. 発明の名称

送信スペースダイバーシティ制御方式

2. 特許請求の範囲

(1) 受信機局で得られた位相制御信号を送信機局へ伝送し送信機局の発振器を制御するように構成されたデジタル無線伝送方式の送信スペースダイバーシティ制御方式において、上記デジタル無線伝送方式の主信号伝送フレームにあらかじめ小さい空ビットを配置し、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする送信スペースダイバーシティ制御方式。

3. 発明の詳細な説明

本発明は、デジタル無線伝送方式に用いられる送信スペースダイバーシティ制御方式に関するものである。

一般に、16 QAM (quadrature amplitude mod-

ulation) 伝送方式のような高品質で高密度なデジタルマイク回線用の制御回線としては、時分割多重デジタル方式またはFM (frequency modulation) やFSK (frequency shift keying) 等のアナログ複合方式であるいは両者の併用方式等の制御回線が広く知られている。これらの伝送方式では、大容量で高遅延を要する場合は伝送および制御信号は、主デジタル信号に時分割で多重化するデジタル制御回線で伝送し、小容量かつ低速でよい各局間の監視および制御信号は、アナログ複合制御回線にて伝送する技術が知られている。

一方、限定された立地条件のもとでは、スペースダイバーシティ(以下「SD」という。)方式をとろうとすると、受信SD方式を設置することができず、送信SD方式をとらなければならないことがある。この送信SD方式では、受信機局で得られる位相制御信号を相手側の送信機局へ伝送する必要があり、上述のような制御回線では処理できない。

本発明はこれを改良するもので、従来の結局間デジタル制御回路、あるいは結局間のアナログ複合変調回路を用いて、送信FDM方式の制御信号が伝送できない場合に、この制御信号を簡便にかつ経済的に受信結局から送信結局に伝送する方法を提供することを目的とする。

本発明はデジタル無線伝送方式の送信信号伝送フレームに、あらかじめ小さい空ビットを配置しておき、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする。

このことを図面によりさらに詳しく説明する。

第1図は、従来のFDM複合変調を用いた送信FDM方式の制御回路の構成図である。

まず、上り回路について説明すると、実例1の出力信号は2分岐回路2で2分され、一方は送信機4を介して送信アンテナ5から送出される。また他方は無線移相器6により位相制御された後、送信機7を介して送信アンテナ9から送出される。これらのFDM制御信号は受信アンテナ10により受信されて受信機12で所定レベルまで増幅さ

れた後、2分岐回路23により2分され、一方は復調器15により上り回路復調信号として出力される。また他方は位相差または振幅送検回路16の入力となる。この検出回路16はFDM制御信号の位相差または振幅を送出し、FDM制御回路18により前記無線移相器6の制御方向を判定してこの制御信号をFDM制御回路18から送出する。

次に下り回路も同様に実例21の出力信号は送信機22を介して送信アンテナ24から送出される。この出力信号は2つの受信アンテナ25および27によりFDM受信され、それぞれ受信機28および30により所定レベルまで増幅され、さらに合成回路31により合成されて復調器32から下り回路復調信号として出力される。この復調器32は以下に述べる手段により上り回路受信部で得られたFDM制御信号を無線移相器6へ転送する。

すなわちまず上り送信回路の各FDM制御信号を同相制御装置19でまとめて、下り回路の送信機22の送信用発局波数をFDM変調し、これを下り回路の復調器32のキャリア同期回路でFDM復調して同

相制御装置34により各並設回路のFDM制御信号として分離し取出して無線移相器6の位相を制御するのである。

この従来の複合変調方式は簡便な方法で経済性は保れているが、複合変調による主デジタル信号の劣化を無視することができず、この信号の劣化を許容値以下に抑えるために伝送容量が制限されて、マルチパスフェーディングを克服するのに必要な十分な応答速度を得ることができない。またこれを解決するために複合変調を行わず独立した制御回路を設けることは経済性に難点があつた。

一般に無線区間では、基地から受波されたデータ信号を適宜変換してデータ列の間に等間隔でフレームパルス、ストップパルス、パリティチェックパルス、デジタル制御信号パルス等を挿入して伝送し種々の制御を行うが、この無線区間デジタル信号のフレーム構成を作成する場合には、1ビット毎の空ビットが生ずる場合や、あるいは検出誤差や雑音に影響なく空ビットを故意に配置する場合もある。

本発明は、無線区間デジタル信号のフレーム構成に生じるこの1ビット毎の空ビットを送信FDM制御信号等のアナログ制御部では伝送できない制御信号の伝送に便しようとするものである。

第2図は本発明実施例制御回路の構成図である。第2図において、各符号は第1図の各符号にそれぞれ対応する。

本実施例の特徴ある構成は、前記同相制御装置19から送出されるFDM制御信号を送信信号伝送フレームの所定の空ビットに書き込み時分割多重する時分割多重送信回路35が実例21の入力に接続され、かつこの時分割多重されたFDM制御信号を送出し、このFDM制御信号を前記同相制御装置34に送出する時分割多重検出回路37が復調器32の出力に接続されることにある。

このような構成で送信部では時分割多重送信回路35により入力データ列の所定の空ビットに同相制御装置19でまとめた並設回路の各FDM制御信号が書き込まれ時分割多重される。また、受信部の時分割多重検出回路37は所定の空ビットに書き込まれ

たB D制御信号を取出し回路制御装置34で各差放回路の制御信号を分離し取出して無変容相器6を制御する。

以上述べたように、本発明によれば高密度デジタル方式の回路構成上必要な機能を簡単に時分割多重化回路および既出回路を追加するだけで、中容量で高周の送信B D制御回路を構成することが出来る優れた効果がある。さらに送信B D制御回路に限らず本来の回路に付加的な制御回路にも適用することも可能である。

4. 図面の簡単な説明

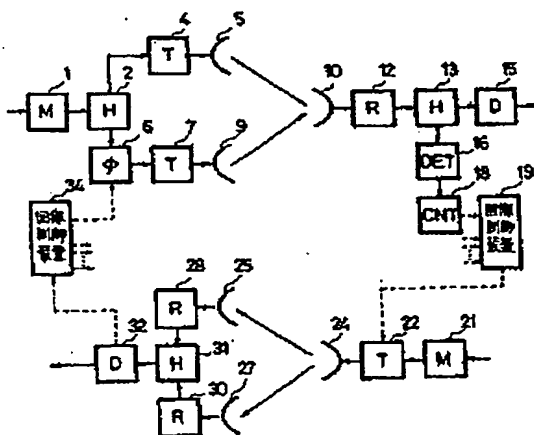
第1図は従来制御回路の構成図。

第2図は本発明実施例制御回路の構成図。

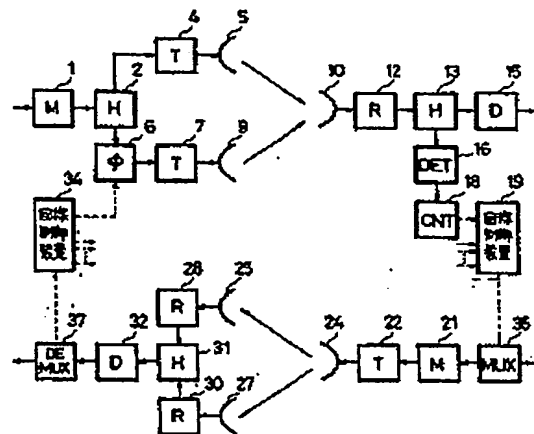
1、21…変調器、2、13…2分枝回路、4、7、22…送信機、6…無変容相器、5、9、24…送信アンテナ、10、25、27…受信アンテナ、12、29、30…受信機、15、22…復調器、16…検出回路、18…B D制御回路、19、34…回路制御装置、31…合成回路、35…時分割多重化回路、37…時分割多

重化回路。

特許出願人 日本電気株式会社
代理人 弁護士 井出 匡 孝



第1図



第2図